

Translation of Priority Certificate

JAPAN PATENT OFFICE

This is to certify that the annexed is a true copy of the following application as filed with this Office.

Date of Application: March 31, 2003

Application Number: Patent Application No. 2003-094084
[ST.10/C] [JP2003-094084]

Applicant(s): SANYO ELECTRIC CO., LTD.

March 8, 2004

Commissioner, Yasuo IMAI
Japan Patent Office

Priority Certificate No. 2004-3017844

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 3 月 3 1 日
Date of Application:

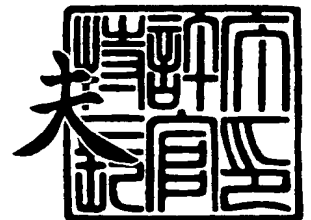
出 願 番 号 特 願 2 0 0 3 - 0 9 4 0 8 4
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 0 9 4 0 8 4]

出 願 人 三 洋 電 機 株 式 会 社
Applicant(s):

2 0 0 4 年 3 月 8 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 4 - 3 0 1 7 8 4 4

【書類名】 特許願

【整理番号】 RSL1030009

【提出日】 平成15年 3月31日

【あて先】 特許庁長官殿

【国際特許分類】 G06F 9/30

【発明者】

 【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社
社内

 【氏名】 松本 昭一郎

【特許出願人】

 【識別番号】 000001889

 【氏名又は名称】 三洋電機株式会社

【代理人】

 【識別番号】 100075258

 【弁理士】

 【氏名又は名称】 吉田 研二

 【電話番号】 0422-21-2340

【選任した代理人】

 【識別番号】 100096976

 【弁理士】

 【氏名又は名称】 石田 純

 【電話番号】 0422-21-2340

【手数料の表示】

 【予納台帳番号】 001753

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 EL表示回路

【特許請求の範囲】

【請求項1】 発光量についてのデータに応じた電圧、電流により順次駆動されるデータラインと、

このデータラインに発光量についてのデータに応じた電圧、電流を順次切り換えて供給する切換回路と、

前記データラインに接続され、前記発光量についてのデータに応じた電圧、電流に基づいた充電電圧が順次保持される電圧保持回路と、

この電圧保持回路に保持された電流に基づく充電電圧に基づいて駆動電流を発生する駆動電流発生素子と、

この駆動電流発生素子からの電流により駆動されるEL素子と、

を有することを特徴とするEL表示回路。

【請求項2】 ゲートに供給される電圧に応じた駆動電流を発生する駆動トランジスタと、

この駆動トランジスタからの駆動電流によって駆動されるEL素子と、

前記駆動トランジスタとEL素子の間にあって、駆動トランジスタからの駆動電流をEL素子に供給するか否かを制御する駆動電流制御トランジスタと、

駆動トランジスタと、駆動電流制御トランジスタとの接続部に一端が接続され、他端がデータラインに接続された第1書き込み制御トランジスタと、

データラインに一端が接続され他端が駆動トランジスタのゲートに接続された第2書き込みトランジスタと、

前記駆動トランジスタのゲートに接続され、このゲートの電圧を保持する保持容量と、

を有し、

前記データラインには、発光量についてのデータに応じたデータ電圧およびデータ電流が順次供給され、

前記制御トランジスタおよび第1書き込みトランジスタをオフし、前記データラインにデータ電圧を供給している状態で、前記第2書き込みトランジスタをオ

ンして、前記保持容量に電圧データを書き込み、

次にデータラインにデータ電流を供給すると共に、前記第 1 書き込みトランジスタをオンして、駆動トランジスタ、第 1 書き込みトランジスタを介し、データラインにデータ電流を流し、これによって第 2 書き込みトランジスタを介し、保持容量にデータ電流に対応した電圧を書き込み、

次に第 1 および第 2 書き込みトランジスタをオフし、制御トランジスタをオンすることで、保持容量に書き込まれた電圧に応じた駆動電流を駆動トランジスタに発生され、これを制御トランジスタを介し E L 素子に供給して発光させることを特徴とする E L 表示回路。

【請求項 3】 マトリクス状に配置された各画素毎に E L 素子を含み、各画素の発光を制御して表示を行う E L 表示回路において、

各列に対応して複数本のデータラインを配置し、この複数本のデータラインを列方向の 1 画素ずつ順次接続し、

列方向の画素についての表示データを複数のデータラインから順次供給することを特徴とする E L 表示回路。

【請求項 4】 請求項 3 に記載の回路において、

前記複数本のデータラインはそれぞれ、表示データについてのデータ電圧およびデータ電流の両方が切り換え供給可能であり、

各画素にデータ電圧と、データ電流を順次供給して各画素の表示を制御することを特徴とする E L 表示回路。

【請求項 5】 請求項 4 に記載の回路において、

各行に対応して、2 本の制御ラインを設けるとともに、各画素には、この 2 つの制御ラインによって制御される複数のトランジスタを設け、前記 2 つの制御ラインによって、各画素に対するデータ電圧の書き込みおよびデータ電流の書き込みを制御することを特徴とする E L 表示回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、E L 素子を駆動するためのデータに応じて発生された、データ電圧

と、データ電流の両方に応じて E L 素子の発光を制御する E L 表示回路に関する。

【0002】

【従来の技術】

自発光素子であるエレクトロルミネッセンス (Electroluminescence：以下 E L) 素子を各画素に発光素子として用いた E L 表示装置は、自発光型であると共に、薄く消費電力が小さい等の有利な点があり、液晶表示装置 (L C D) や C R T などの表示装置に代わる表示装置として注目されている。

【0003】

特に、E L 素子を個別に制御する薄膜トランジスタ (T F T) などのスイッチ素子を各画素に設け、画素毎に E L 素子を制御するアクティブマトリクス型 E L 表示装置では、高精細な表示が可能である。

【0004】

このアクティブマトリクス型 E L 表示装置では、基板上に複数本のゲートラインが行方向に延び、複数本のデータライン及び電源ラインが列方向に延びており、各画素は有機 E L 素子と、選択 T F T、駆動用 T F T 及び保持容量を備えている。ゲートラインを選択することで選択 T F T をオンし、データライン上のデータ電圧を保持容量に充電し、この電圧で駆動 T F T をオンして電源ラインからの電力を有機 E L 素子に流している。

【0005】

また、特許文献 1 には、各画素において、制御用のトランジスタとして p チャンネルの 2 つの T F T の 2 つを追加し、データラインに表示データに応じたデータ電流を流す回路が示されている。

【0006】

この特許文献 1 に記載の画素回路を図 5 に示す。このように、s c a n A にゲートが接続された n チャンネル T F T (選択 T F T) 3 の一端が電流 I w を流すデータライン d a t a に接続され、他端は p チャンネル T F T 1 および p チャンネル T F T (駆動 T F T) 4 の一旦に接続されている。T F T 1 は、他端が電源ライン V d d に接続され、ゲートが有機 E L 素子 O L E D 駆動用の p チャンネル

TFT2のゲートに接続されている。また、TFT4は、他端がTFT1およびTFT2のゲートに接続されている。そして、TFT4のゲートは、scanBに接続されている。

【0007】

この構成では、scanAをHとしてTFT3をオンするとともに、scanBをLとしてTFT4をオンする。そして、dataにデータに応じた電流Iwを流す。これによって、TFT1はそのゲートソース間が短絡され、電流Iwが電圧に変換され、その電圧がTFT1、2のゲートに設定される。そして、TFT3、4がオフされた後は、TFT2のゲート電圧は補助容量Cによって保持されるため、その後も電流Iwに対応した電流がTFT2に流れ、この電流により有機EL(OLED)が発光する。そして、scanBをLとすることで、TFT1がオンして、そのゲート電圧が上昇し、補助容量Cが放電されてデータがイレーズされ、TFT1、TFT2がオフする。

【0008】

この回路によれば、TFT1に電流が流れることで、この電流が電圧に変換されてゲート電圧が決定され、そのゲート電圧に応じてTFT2の電流量が決定される。従って、TFT2の電流量をデータ電流Iwに対し設定できる。

【0009】

しかし、この特許文献1に示された回路では、データ電流IwをTFT1に流して駆動TFT2のゲート電圧を設定している。従って、TFT2に流れる電流が必ずしもデータ電流に応じたものとなる補償はなく、間接指定方式と呼ばれている。

【0010】

一方、非特許文献1には、データラインにデータ電流を流し、このデータ電流を駆動TFTに流した状態で、補助容量に設定する構成の回路が記載されている。すなわち、この方式では、駆動TFTのゲート電圧がデータ電流によって直接決定されるため、直接指定方式と呼ばれている。

【0011】

この非特許文献1に記載の回路を図6に示す。電源Vddには、pチャンネル

の駆動TFT5のソースが接続され、そのドレインには、pチャンネルTFT6を介し有機EL素子OLEDのアノードが接続され、有機EL素子OLEDのカソードがグランドに接続されている。

【0012】

また、駆動TFT5のゲートは、pチャンネルTFT7を介しデータラインDataに接続されると共に、補助容量Cを介し電源ラインVddに接続されている。さらに、駆動TFT5とTFT6との接続点は、TFT8を介し、データラインDataに接続されている。

【0013】

そして、TFT6のゲートには、行方向に伸びるリードラインReadが接続され、TFT7、8のゲートには、同じく行方向に伸びるライトラインWriteが接続されている。

【0014】

この回路においては、まずデータラインDataに表示データに応じたデータ電流を供給している状態で、ライトラインWriteをLにして、TFT7、8をオンし、リードラインReadをHにしてTFT6をオフにする。これによって、データラインDataに流れるデータ電流Idataが駆動TFT5、TFT8を介し流れ、そのときTFT7がオンとなっているため、TFT5のゲート電圧がTFT5にIdataが流れている時の電圧にセットされ、この電圧が補助容量Cに保持される。

【0015】

その後、ライトラインWriteをH、リードラインReadをLに設定することで、TFT7、8はオフし、TFT6がオンする。TFT5は補助容量Cによって保持された電圧にゲート電圧が維持されるため、電流Idataと同一の電流を流し続ける。

【0016】

このようにして、データ電流Idataに対応する電流Ioledを有機EL素子OLEDに流し発光させることができる。特に、この回路においては、実際に駆動TFT5に表示に応じたデータ電流Idataを流して補助容量Cにデー

タ電圧を書き込む。従って、有機EL素子OLEDの駆動電流 I_{oled} について、正確な電流設定が行える。

【0017】

【特許文献1】

特開2001-147659号公報

【非特許文献1】

R.Hattori et. al., IECE TRANS. ELCTRON., Vol. E83-C, No.5, pp.779-782, May(2000)

【0018】

【発明が解決しようとする課題】

上述のように、直接指定方式によれば、より正確な有機EL素子の駆動電流制御が行える。

【0019】

しかし、この回路では、最小ビデオデータに相当する電流値（最小電流）をそのまま補助容量Cに書き込む。階調数が少ないときには、この最小電流値をある程度大きな値にすることができたが、高精細な表示を行うために、階調数を大きくすると、最小電流値が非常に小さなものなる。このような小さな電流に対応したデータ電流に応じて補助容量の充電電圧を確実に設定するためには、1画素についてのデータの書き込みに要する時間がかなり大きくなってしまう。従って、この直接指定方式では、画素数が多く、階調数の大きな表示を行うことが困難であった。

【0020】

なお、間接指定方式では、TF T1とTF T2のサイズ（比）を変更しておくことで、最小ビデオデータに相当する書き込み電流を比較的大きく設定することができ、書き込み時間を小さくできる。しかし、上述のように、この間接指定方式では、書き込みデータの正確性という点で直接指定方式に劣る。

【0021】

本発明は、正確な書き込みデータを行いつつ、書き込み動作に要する時間を減少することに関する。

【0022】

【課題を解決するための手段】

本発明は、発光量についてのデータに応じた電圧、電流により順次駆動されるデータラインと、このデータラインに発光量についてのデータに応じた電圧、電流を順次切り換えて供給する切換回路と、前記データラインに接続され、前記発光量についてのデータに応じた電圧、電流に基づいた充電電圧が順次保持される電圧保持回路と、この電圧保持回路に保持された電流に基づく充電電圧に基づいて駆動電流を発生する駆動電流発生素子と、この駆動電流発生素子からの電流により駆動されるEL素子と、を有することを特徴とする。

【0023】

このように、電圧保持回路において、データラインに設定された電圧を保持した後、データラインに設定された電流に応じた電圧を保持する。データラインに電圧を設定することで、電圧保持回路の充電電圧を早期に所定電圧に設定し、その後にデータラインに設定される電流により電圧保持回路の充電電圧を正確に設定することができる。

【0024】

また、本発明は、ゲートに供給される電圧に応じた駆動電流を発生する駆動トランジスタと、この駆動トランジスタからの駆動電流によって駆動されるEL素子と、前記駆動トランジスタとEL素子の間にあつて、駆動トランジスタからの駆動電流をEL素子に供給するか否かを制御する駆動電流制御トランジスタと、駆動トランジスタと、駆動電流制御トランジスタとの接続部に一端が接続され、他端がデータラインに接続された第1書き込み制御トランジスタと、データラインに一端が接続され他端が駆動トランジスタのゲートに接続された第2書き込みトランジスタと、前記駆動トランジスタのゲートに接続され、このゲートの電圧を保持する保持容量と、を有し、前記データラインには、発光量についてのデータに応じたデータ電圧およびデータ電流が順次供給され、前記制御トランジスタおよび第1書き込みトランジスタをオフし、前記データラインにデータ電圧を供給している状態で、前記第2書き込みトランジスタをオンして、前記保持容量に電圧データを書き込み、次にデータラインにデータ電流を供給すると共に、前記

第1書き込みトランジスタをオンして、駆動トランジスタ、第1書き込みトランジスタを介し、データラインにデータ電流を流し、これによって第2書き込みトランジスタを介し、保持容量にデータ電流に対応した電圧を書き込み、次に第1および第2書き込みトランジスタをオフし、制御トランジスタをオンすることで、保持容量に書き込まれた電圧に応じた駆動電流を駆動トランジスタに発生され、これを制御トランジスタを介しEL素子に供給して発光させることを特徴とする。

【0025】

また、マトリクス状に配置された各画素毎にEL素子を含み、各画素の発光を制御して表示を行うEL表示回路において、各列に対応して複数本のデータラインを配置し、この複数本のデータラインを列方向の1画素ずつ順次接続し、列方向の画素についての表示データを複数のデータラインから順次供給することを特徴とする。

【0026】

このように、複数本のデータラインを設けることで、複数行の画素に対し、データを同時に書き込むことができ、全体としての書き込み時間を短縮することができる。

【0027】

また、前記複数のデータラインはそれぞれ、表示データについてのデータ電圧およびデータ電流の両方が切り換え供給可能であり、各画素にデータ電圧と、データ電流を順次供給して各画素の表示を制御することが好適である。

【0028】

また、各行に対応して、2本の制御ラインを設けるとともに、各画素には、この2つの制御ラインによって制御される複数のトランジスタを設け、前記2つの制御ラインによって、各画素に対するデータ電圧の書き込みおよびデータ電流の書き込みを制御することが好適である。

【0029】

【発明の実施の形態】

以下、本発明の実施形態について、図面に基づいて説明する。

【0030】

図1は、実施形態の構成を示す図であり、電源V_{dd}には、pチャンネルのTFT10のソースが接続され、そのドレインには、pチャンネルTFT12を介し有機EL素子14のアノードが接続され、有機EL素子14のカソードがグラウンドに接続されている。

【0031】

また、TFT10のゲートは、pチャンネルTFT16によりデータラインdataに(data1、data2)接続されると共に、補助容量Cを介し、電源ラインV_{dd}に接続されている。さらに、TFT10とTFT12との接続点は、TFT18を介し、データラインDataに接続されている。

【0032】

そして、TFT12のゲートには、行方向に伸びるライトラインWriteVが接続され、TFT16、18のゲートには、同じく行方向に伸びるライトラインWriteIが接続されている。

【0033】

また、本実施形態においては、データラインdataとして、第1データラインdata1と、第2データラインdata2の2本を各列(カラム)に対応して設けてある。そして、TFT16、TFT18が、1行おきに第1データラインdata1と、第2データラインdata2に交互に接続されている。

【0034】

また、第1および第2データラインdata1、data2は、それぞれスイッチSW1、SW2を介し、電流ビデオ信号I_{video}および電圧動作信号V_{ope}のいずれかが切り換え供給されるようになっている。なお、スイッチSW1は、信号SW1-IがHの時にI_{video}を選択し、SW1-VがHの時にV_{ope}を選択する。また、スイッチSW2は、信号SW2-IがHの時にI_{video}を選択し、SW2-VがHの時にV_{ope}を選択する。

【0035】

このような回路における各種制御クロックについて、図2に基づいて説明する。まず、2つのクロックCKV1、CKV2は、1つおきの行(水平ライン)の

画素回路への信号の制御のために、1H（1水平期間）毎に相補的にH、Lを繰り返す。すなわち、クロックCKV1がHの期間はクロックCKV2がLとなり、これを繰り返す。

【0036】

各行毎のライト信号WriteV-1、V-2、V-3、・・・は、2H期間毎にLになるが、このLとなるタイミングが各行において1H期間ずつ順次ずれている。CKV1がHとなるタイミングから2クロック期間WriteV-1がLとなり、これに対し1H期間ずれて、WriteV-2、WriteV-3が順次Lとなる。

【0037】

また、ライト信号WriteI-1、I-2、I-3、・・・は、それぞれライト信号WriteV-1、V-2、V-3のLの後半の1H期間にLとなる。

【0038】

そして、スイッチSW1の制御信号SW1-Vは、ライト信号WriteV-1、V-3、V-5、・・・がLの期間の前半にHとなり、データラインdata1をVopeに接続し、スイッチSW2は、ライト信号WriteV-2、V-4、V-6、・・・がLの期間の前半にHとなり、データラインdata1をVopeに接続する。

【0039】

また、スイッチSW1の制御信号SW1-Iは、ライト信号WriteI-1、I-3、I-5、・・・がLの期間にHとなり、データラインdata2をIvideoに接続し、スイッチSW2-Iは、ライト信号WriteI-2、I-4、I-6、・・・がLの期間にHとなり、データラインdata2をIvideoに接続する。

【0040】

ここで、このようなクロックによる1つの画素（図における上の画素）における動作を説明する。

【0041】

SW1-VがHとなることによって、スイッチSW1がVopeを選択する。

また、Write V-1 が L であり、Write I-1 が H であることによって、TFT12、TFT18 がオフ、TFT16 がオンとなり、Vope が補助容量 C に充電され、TFT10 のゲート電位にセットされる。

【0042】

ここで、この Vope は、その画素についての輝度データ（RGB 別のデータであれば、RGB 別の輝度データ）に基づいた電圧値であり、この電圧の供給によって、補助容量 C の充電は早期に完了する。

【0043】

次に、SW1-V が L となり SW1-I が H となる。これによってスイッチ SW1 が Ivideo を選択する。また、Write V-1 が L を維持するが、Write I-1 が L となることによって、TFT18 がオンし、電源 Vdd からの TFT10、TFT18 を介し、電流 Ivideo が流れる。そして、この電流 Ivideo が TFT10 を流れている状態における TFT10 のゲート電圧が補助容量 C に書き込まれる。ここで、上述のように TFT10 のゲート電圧は Vope により、予備的にセットされており、Ivideo による充放電量はわずかであり、多階調時の小さな最小輝度電流によっても、早期に充放電を干渉することができる。

【0044】

このようにして、輝度データの書き込みが終了するため、Write V-1、Write I-1 が H となる。これによって、TFT12 がオンになり、電源 Vdd からの電流が有機 EL 素子 14 に流れる。ここで、TFT10 のゲート電圧は、Ivideo が流れているときの電圧にセットされ、この電圧が補助容量 C により保持されている。そこで、有機 EL 素子 14 に流れる電流が Ivideo と同一になる。

【0045】

このように、本実施形態においては、TFT10 に Ivideo を流してそのゲート電位をセットする直接指定方式であり、正確な電流制御を行うことができる。そして、ゲート電圧を予め Vope によってセットすることができるため、輝度データの書き込みに要する時間を大幅に短縮して、多階調の表示にも容易に

対応することができる。

【0046】

ここで、入力する電圧 V_{ope} について、図3に基づいて説明する。この電圧 V_{ope} は、ビデオ情報を直接意味する電圧ではなく、有機EL素子14に流す輝度情報である電流信号 I_{oled} を流すTFT10の動作点を与える電圧情報である。すなわち、輝度情報に対応してデータライン $data$ に流す電流 I_{video} は、有機EL素子14に流れる電流 I_{oled} とほぼ等しいはずである ($I_{video} \doteq I_{oled}$)。そして、TFT10、18をONして、 I_{video} を流している時であれば、これらのオン抵抗をVDDから減算した値であり、 $V_{ope} = VDD - (V_{DS} + V_{TFT18})$ となる。また、有機EL素子14に電流 I_{oled} を流しているときであれば、TFT12のオン抵抗 V_{TFT12} と、有機発光素子のオン抵抗 V_{oled} と、TFT10のゲートソース感電に V_{gs} の和、すなわち $V_{ope} = V_{oled} + V_{12} + V_{gs}$ となる。

【0047】

このようにして、 V_{ope} は決定できる。そして、素子の特性は予め分かっているため、輝度信号に応じて V_{ope} を求めることができる。そこで、画素設計を行う際に、予めシミュレーションにより、入力輝度信号と V_{ope} の変換についての曲線を求めておき、この曲線に基づき変換を行う回路を設け、この出力を V_{ope} として供給すればよい。

【0048】

また、本実施形態では、データライン $data1$ に並列して、データライン $data2$ を有している。そして、垂直方向の各画素は、交互にデータライン $data1$ 、 $data2$ に接続され、各画素に、クロック $CKV1$ の1H分ずれたタイミングで、 V_{ope} の書き込み、 I_{video} の書き込みが行われる。従って、垂直方向の各画素の有機EL素子14の発光開始タイミングは、それぞれ1H分ずれる。そして、 $data1$ は、2Hで1ライン目の画素へのデータを書き込んだ後、次の2Hで3ライン目の画素へのデータの書き込みを行い、これを奇数行の画素に順次行う。また、 $data2$ は、2ライン目の画素へのデータを書き込んだ後、4ライン目の画素へのデータの書き込みを行い、これを偶数の画素に

順次行う。そして、1ラインめの画素へのデータ書き込みに対し、2ライン目の画素へのデータ書き込みは、1Hだけ後になっている。そこで、1ライン目の画素から、下方に向けて1H毎に順次書き込みが行われることになる。そこで、Vopeの書き込みに1H、Ivideoの書き込みに1Hの合計2クロックを1画素のデータ書き込みに要するが、1列のデータ書き込みに要する時間は、1ラインに1Hでデータ書き込みを行った場合と同様となる。

【0049】

なお、上述の説明では、1列の画素についてのみ説明したが、実際には、1H期間に、1行分の全画素についての電圧(Vope)書き込みを順次行い、次の1H期間に1行分の全画素についての電流(Ivideo)書き込みを行う。そして、1つのラインにおいて、電流書き込みを行っている場合には、次の行において、電圧書き込みを並列して行う。

【0050】

特に、電圧書き込みは、1Hの期間で1ラインの全画素分のVopeをdata1またはdata2にデータを順次のせて行う点順次方式とし、電流書き込みは、1Hの期間に1ラインの全画素分のIvideoをdata1またはdata2の一度に載せて行う線順次方式とすることが好適である。また、電流書き込みについては、1ラインの画素を複数のブロックに分割し、このブロックごとにそのブロック内のdata1またはdata2にIvideoを並行してデータをのせるブロック順次方式で行ってもよい。この場合、ブロックの数Nは、1H期間を電流書き込み時間で割った数で決定する。例えば、電流書き込み時間をtwとすると、 $N = 1H \div tw$ となる。これによって、確実に電流書き込みを終了することができる。

【0051】

図4には、周辺回路の構成を示してある。水平シフトレジスタ30は、1水平ラインの各画素へのデータ書き込みのタイミングを制御する出力する。すなわち、1画素毎にビデオデータ（この場合には、Vope）に応じたタイミングのドットクロックCKH1、CKH2により、Hレベルを1ドットクロックの期間毎に転送し、水平方向の画素を順次選択する信号を出力する。

【0052】

この水平シフトレジスタ (HSR) 30 の出力は、1 列に対応して 2 つ設けられたアンドゲート AND 1、2 に入力される。アンドゲート AND 1 には、CKV 1 が入力され、アンドゲート AND 2 には、CKV 2 が入力されている。そこで、CKV 1 が H の際には、AND 1 から活性化クロック (H クロック) が出力され、CKV 2 が H の時に AND 2 から活性化クロックが出力される。

【0053】

AND 1 の出力は、スイッチ SW 1-V の制御信号となり、AND 2 の出力は、スイッチ SW 2-V の制御信号となる。スイッチ SW 1-V は、Vope と、data 1 を接続し、スイッチ SW 2-V は、Vope と、data 2 を接続する。従って、CKV 1 が H である 1 H の期間時には、SW 1-V がオンになり data 1 に画素毎に変化する Vope が供給される。また、CKV 1 が L となり、CKV 2 が H となる 1 H の期間においては、SW 2-V がオンになり、Vope が data 2 に供給される。

【0054】

一方、この Vope が data 2 に供給されている 1 H の期間においては、SW 1-I がオンになり、data 1 には、Ivideo が供給される。ここで、この Ivideo は、点順次の供給ではなく、線順次またはブロック順次のデータである。そこで、画素毎に変化するビデオデータに基づく電流を、1 H の期間該当する列の各画素に流す必要がある。このためには、水平の画素数に対応した電流源を設け、ここからそれぞれ電流を発生し、これを SW 1-I、SW 2-I などから出力する。

【0055】

また、ビデオ信号が電圧信号であれば、これをサンプリングし、サンプリングした値によって、電流を発生するようにしてもよい。すなわち、電圧信号を補助容量に充電し、この補助容量に充電された電圧でトランジスタを駆動して電流を発生すれば、これが各列の Ivideo の電流源として機能する。

【0056】

また、垂直方向には、CKV 1、CKV 2 が入力される垂直シフトレジスタ 3

2 (VSR1 ~ VSRn) が設けられている。垂直シフトレジスタ 32 は、各行のレジスタがそれぞれ 2H の期間 H となる選択信号を出力する。また、この選択信号の H となるタイミングは、1 水平ライン毎に 1H だけずれており、これによって上の行の選択信号が H になっている後半の 1H が下の行の選択信号も H となる。

【0057】

1 行の選択信号は、インバータ INV により反転された WriteV-1 として出力されると共に、次の行の選択信号が入力されるナンドゲート NAND を介し、WriteI-1 が出力される。選択信号は、順次 2 つずつ H となるため、図 2 に示した WriteV-1, 2, 3, ..., WriteI-1, 2, 3, ... が垂直シフトレジスタ 32 出力される。

【0058】

このようにして、図 4 の回路によって、図 2 に示した信号が出力され、上述した各画素の表示動作が行われる。特に、本実施形態の回路によれば、各画素の表示において、点順次で電圧信号 Vope が補助容量 C に書き込まれ、その後 1H の期間において、電流信号 Ivideo を駆動 TFT10 に流した状態での駆動 TFT10 のゲート電圧を補助容量 C に書き込む。そして、その後の 1H の期間補助容量 C に書き込まれた電圧によって駆動 TFT10 に流れる電流が有機 EL 素子 14 に流れ発光する。このように、予め補助容量 C に電圧書き込みを行うため、データの書き込みに必要時間が少なくよく、多階調のデータを比較的短い時間で補助容量 C に書き込むことができる。そして、実際に補助容量 C に書き込まれるデータは、電流 Ivideo を駆動 TFT10 に流して決定される直接指定方式であり、非常に正確なデータ書き込みを行うことができる。

【0059】

なお、上述の例では、データラインを 2 本として、1H 期間電流によるデータ書き込みを行ったが、データラインは 2 本に限らず、それ以上にしてもよい。例えば、3 本として 2H の期間電流によるデータ書き込みを行ってもよい。

【0060】

【発明の効果】

以上説明したように、本発明によれば、電圧保持回路において、データラインに設定された電圧を保持した後、データラインに設定された電流に応じた電圧を保持する。データラインに電圧を設定することで、電圧保持回路の充電電圧を早期に所定電圧に設定し、その後にデータラインに設定される電流により電圧保持回路の充電電圧を正確に設定することができる。

【図面の簡単な説明】

【図1】 実施形態の画素回路の構成を示す図である。

【図2】 実施形態の動作を説明するための制御クロックのタイミングチャートである。

【図3】 V_{ope} を説明する図である。

【図4】 実施形態の周辺回路の構成を示す図である。

【図5】 従来の間接指定の画素回路の構成を示す図である。

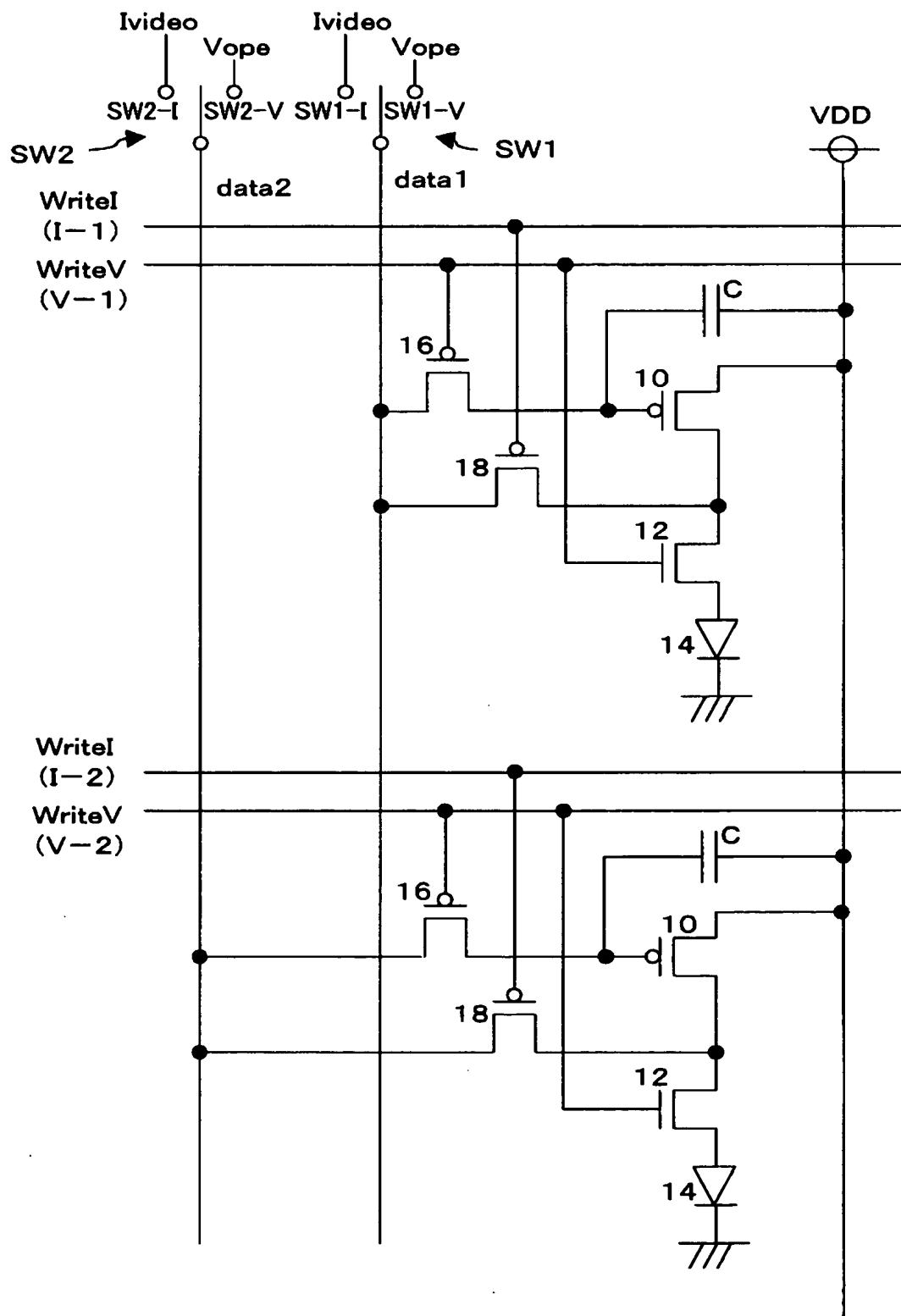
【図6】 従来 of 直接指定の画素回路の構成を示す図である。

【符号の説明】

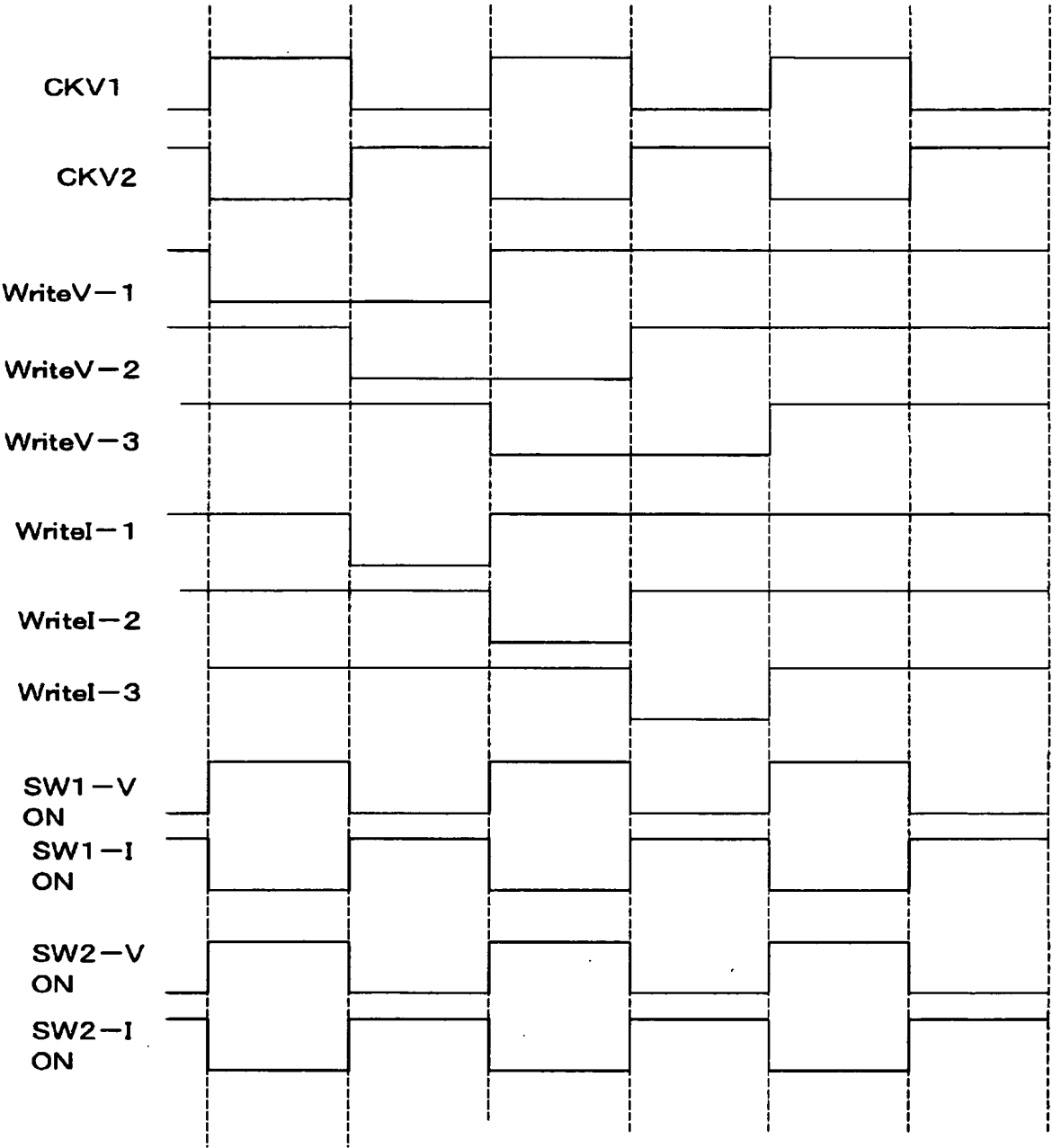
10, 12, 16, 18 TFT、14 有機EL素子、30 水平シフトレジスタ、32 垂直シフトレジスタ、C 補助容量。

【書類名】 図面

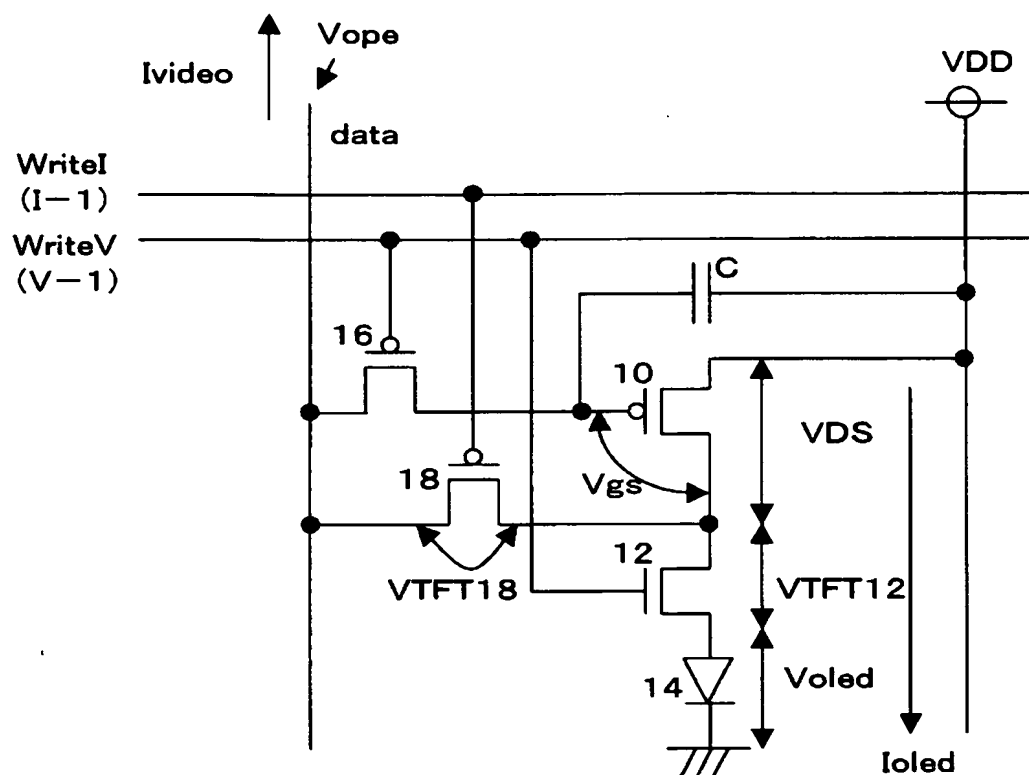
【図 1】



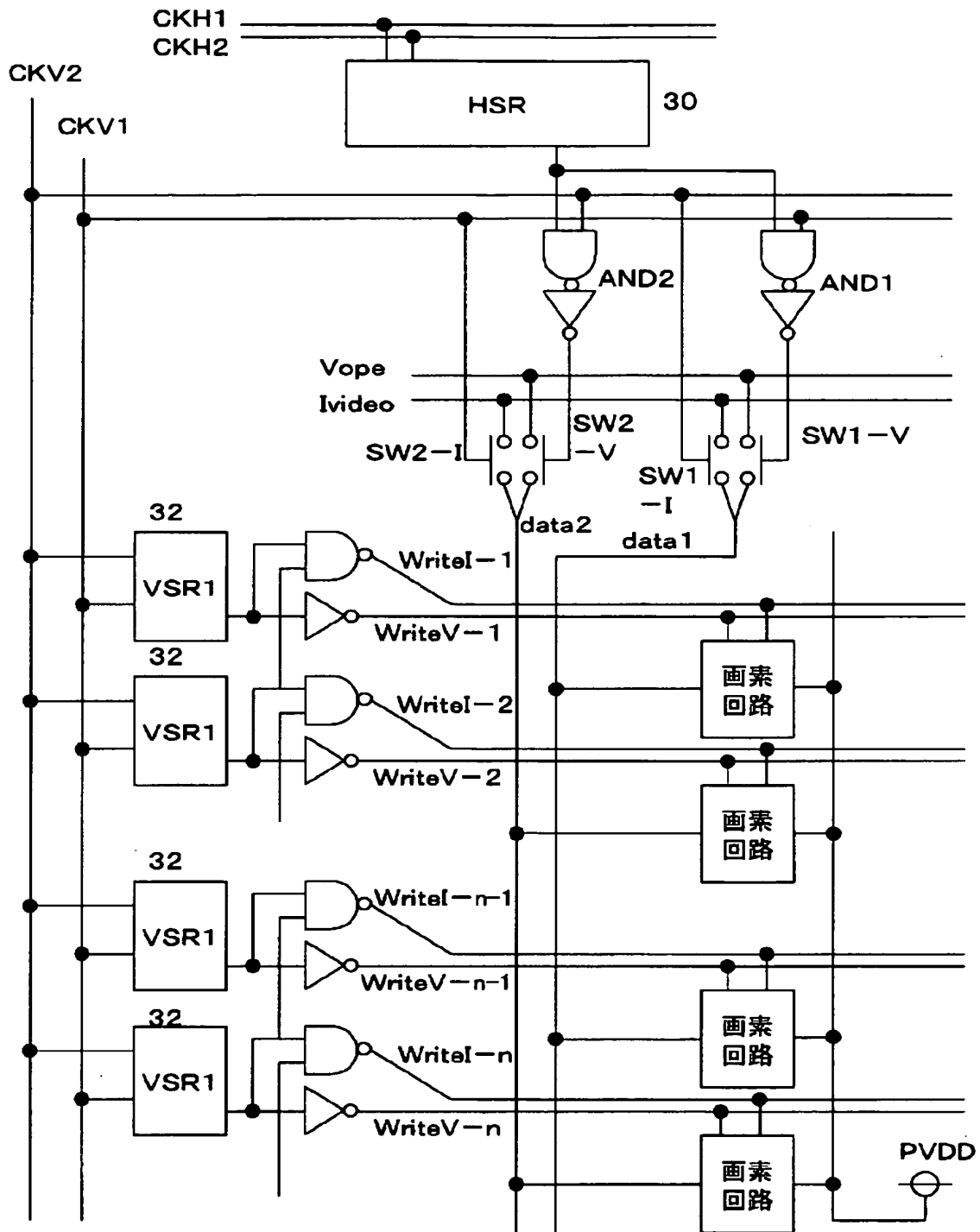
【図 2】



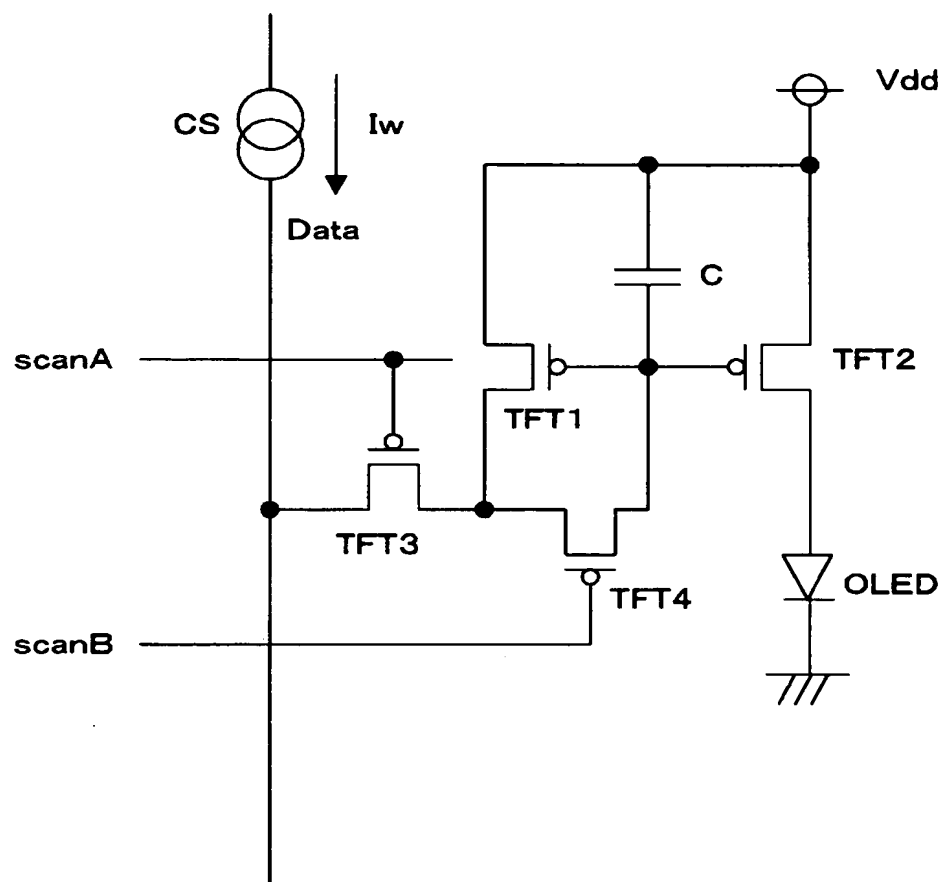
【図 3】



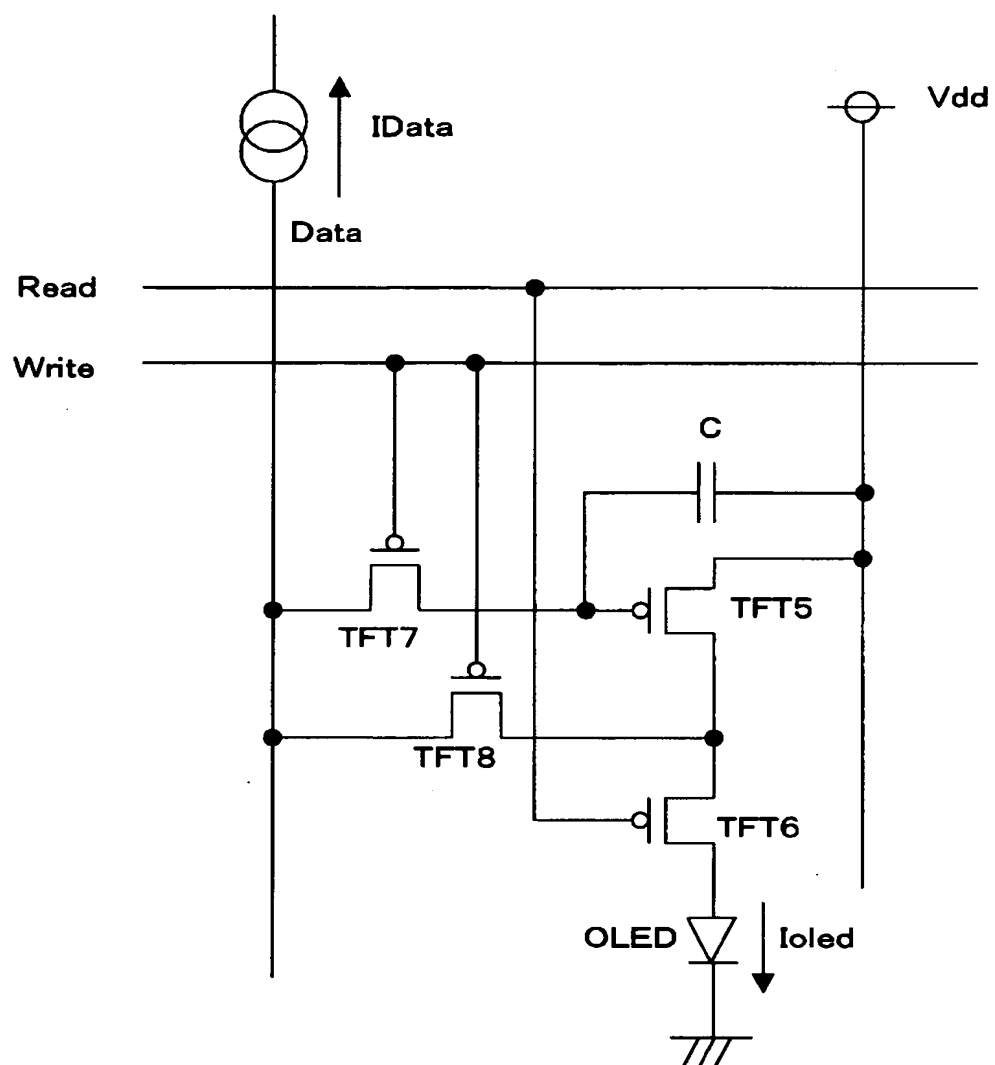
【図 4】



【図 5】



【図 6】



【書類名】 要約書

【要約】

【課題】 正確な書き込みデータを行いつつ、書き込み動作に要する時間を減少する。

【解決手段】 まず、Write I-1をH、Write V-1をLにすることで、TFT18をオン、TFT12, 16をオフとし、かつスイッチSW1をVopeに接続し、補助容量CにVopeを充電する。次に、Write I-1をLにすることで、TFT16をオンとし、かつスイッチSW1をIvideoに接続し、電流IvideoをTFT10、18、16を介し、流す。これによって、補助容量CにTFT10にIvideoが流れている状態の正確なゲート電圧値が補助容量Cに充電される。次に、Write V-1, Write I-1をHとして、TFT16, 18をオフ、TFT14をオンとして、補助容量Cに保持された電圧によって、TFT10, 12を介し、有機EL素子14に電流を流す。

【選択図】 図1

特願 2 0 0 3 - 0 9 4 0 8 4

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 1 8 8 9]

1. 変更年月日	1 9 9 3 年 1 0 月 2 0 日
[変更理由]	住所変更
住 所	大阪府守口市京阪本通 2 丁目 5 番 5 号
氏 名	三洋電機株式会社